



(19)

(11) Publication number: 2000114809 A

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 10282452

(51) Intl. Cl.: H01P 1/205 H01P 1/20

(22) Application date: 05.10.98

(30) Priority:

(43) Date of application publication: 21.04.00

(84) Designated contracting states:

(71)

Applicant: NIPPON DENGYO KOSAKU CO LTD

(72) Inventor: HATANAKA HIROSHI

(74)

Representative:

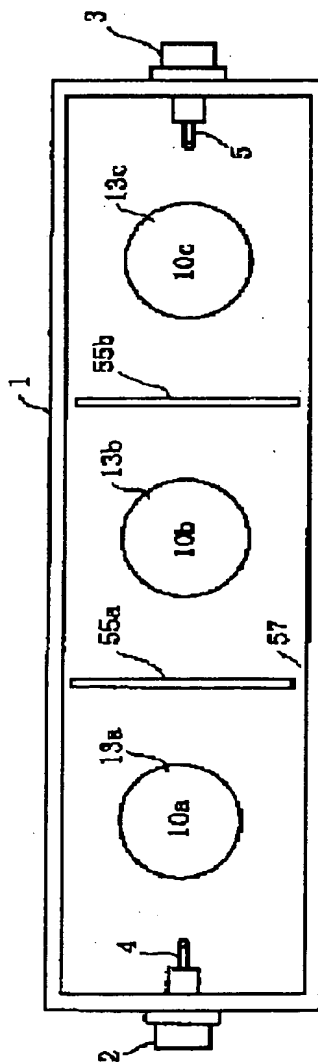
### (54) BAND-PASS FILTER

#### (57) Abstract:

**PROBLEM TO BE SOLVED:** To reduce the cost of a band-pass filter by simplifying assembly between an external conductor and a coupling control plate when the band-pass filter is composed of plural resonators and the coupling control plate is interposed between respective resonance elements.

**SOLUTION:** Concerning the band-pass filter composed of plural resonators 10a-10c, the plural resonators 10a-10c are composed of an external conductor and plural resonance elements 12a-12c and 13a-13c provided inside the external conductor. Besides, concerning the band-pass filter provided with coupling control plates 55a and 55b, which are provided between the said resonance elements, of more than one while forming respective coupling windows, the terminal part of the coupling control plate orthogonal in the axial direction of the said resonance element is attached in a state of non-contact with the external conductor.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2000-114809

(P2000-114809A)

(43) 公開日 平成12年4月21日 (2000. 4. 21)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード (参考)

H 0 1 P 1/205

H 0 1 P 1/205

B 5 J 0 0 6

H

J

A

1/20

1/20

審査請求 有 請求項の数 6 O L (全 12 頁)

(21) 出願番号

特願平10-282452

(22) 出願日

平成10年10月5日 (1998. 10. 5)

(71) 出願人 000232287

日本電業工作株式会社

東京都千代田区九段南4丁目7番15号 健和ビル

(72) 発明者 島中 博

埼玉県富士見市諏訪2-2-41

(74) 代理人 100083552

弁理士 秋田 収喜 (外1名)

Fターム (参考) 5J006 HA02 HA15 HA17 HA19 HA33

HC03 HC13 JA01 JA15 LA25

MA01 MB01 MB03 NA02 NB03

NB06 ND00 ND03 NE02 NE11

PA01

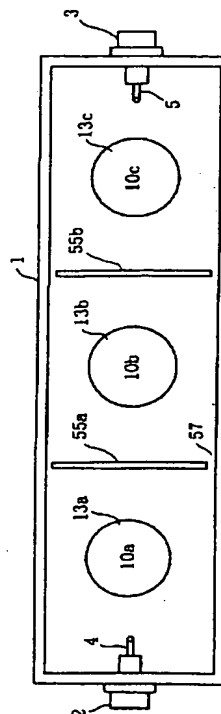
(54) 【発明の名称】 帯域通過フィルタ

(57) 【要約】

【課題】 複数の共振器で構成され、各共振素子間に結合調整板を介在させた帯域通過フィルタにおいて、外部導体と結合調整板との間の組立を簡略化し、帯域通過フィルタのコストを低減する。

【解決手段】 複数の共振器 (10a~10c) で構成される帯域通過フィルタであって、前記複数の共振器は、外部導体と、前記外部導体内に設けられる複数の共振素子 (12a~12c, 13a~13c) により構成され、また、前記各共振素子間に設けられる一枚以上の結合調整板 (55a, 55b) であって、それぞれ結合窓が形成された一枚以上の結合調整板とを備える帯域通過フィルタにおいて、前記結合調整板は、前記共振素子の軸方向と直交する方向の端部が、前記外部導体と非接触状態に取り付けられている。

図 3



## 【特許請求の範囲】

【請求項 1】 複数の共振器で構成される帯域通過フィルタであって、

前記複数の共振器は、外部導体と、前記外部導体内に設けられる複数の共振素子により構成され、

また、前記各共振素子間に設けられる一枚以上の結合調整板であって、それぞれ結合窓が形成された一枚以上の結合調整板とを備える帯域通過フィルタにおいて、前記結合調整板は、前記共振素子の軸方向と直交する方向の端部が、前記外部導体と非接触状態に取り付けられていることを特徴とする帯域通過フィルタ。

【請求項 2】 コの字状に配置される複数の共振器で構成される帯域通過フィルタであって、

前記複数の共振器は、外部導体と、前記外部導体内に設けられる隔壁と、前記外部導体と前記隔壁との間の空間に設けられる複数の共振素子により構成され、

また、前記各共振素子間に設けられる一枚以上の結合調整板であって、それぞれ結合窓が形成された一枚以上の結合調整板とを備える帯域通過フィルタにおいて、前記結合調整板は、前記共振素子の軸方向と直交する方向の端部が、前記外部導体および前記隔壁と非接触状態に取り付けられていることを特徴とする帯域通過フィルタ。

【請求項 3】 前記複数の共振器は、同軸共振器であることを特徴とする請求項 1 または請求項 2 に記載の帯域通過フィルタ。

$$LM = (54.6 \times LC) \times F(\lambda) / 2W \text{ (dB)} \quad \dots (1)$$

ただし、 $F(\lambda) = (1 - (\lambda c / \lambda)^2)^{1/2}$

また、 $LC$  は、同軸共振器 ( $R_n, R_{n+1}$ ) を構成する内部導体間の間隔、 $W$  は、外部導体 1 の幅、また、 $\lambda c$  ( $\lambda c = 2W$ ) は、帯域通過フィルタ (以下、BPF と称する。) のカットオフ周波数の波長である。

$$LM \approx 54.6 \times LC / 2W \text{ (dB)} \quad \dots (2)$$

前記 (2) 式で求められた磁気的損失 ( $LM$ ) により、同軸共振器 ( $R_n$ ) と同軸共振器 ( $R_{n+1}$ ) との間の磁気的結合係数 ( $M_m$ ) は、下記 (3) で求めることが

$$M_m = 10^{(-LM/20)} \quad \dots (3)$$

ここで、負荷  $Q$  ( $QL$ ) が高い場合には、 $LC > W$  となり、BPF が大型化する場合がある。このような場合に、隣接する同軸共振器 ( $R_n, R_{n+1}$ ) の間に段間磁界結合調整素子を介在させることにより、BPF を小型化することができる。

【0007】 図 23 は、前記した段間磁界結合調整素子の一例を示す図である。この図 23 に示す段間磁界結合調整素子は、上部中心部に所定の結合窓 (図 23 (b) の 56) を設けた 1 枚の導体板 (結合調整板) 55 で構成される。この図 23 に示す導体板 55 は、例えば、図 24 (a) に示すように、その端部を折り曲げ、当該折

$$M_{mi} = M_m \times (A_w / (W \times H_D)) \quad \dots (4)$$

ここで、 $A_w$  は、前記所定の結合窓 (図 23 (b) の 56) の面積である。前記 (4) 式から分かるように、図

【請求項 4】 前記複数の共振器は、容量装荷形共振器であることを特徴とする請求項 1 または請求項 2 に記載の帯域通過フィルタ。

【請求項 5】 前記複数の共振器は、TM01 デルタ モード誘電体共振器であることを特徴とする請求項 1 または請求項 2 に記載の帯域通過フィルタ。

【請求項 6】 前記結合調整板の結合窓に、結合調整手段を設けたことを特徴とする請求項 1 ないし請求項 5 のいずれか 1 項に記載の帯域通過フィルタ。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、帯域通過フィルタに係わり、特に、同軸共振器を用いた帯域通過フィルタ、容量装荷形共振器を用いた帯域通過フィルタ、および TM01 デルタ モード誘電体共振器を用いたフィルタに適用して有効な技術に関する。

【0002】

【従来の技術】 図 22 は、磁気結合回路で同軸共振器が多段に縦続接続されて構成される帯域通過フィルタにおける同軸共振器の磁気結合を説明するための図である。一般に、同軸共振器 ( $R_n$ ) と同軸共振器 ( $R_{n+1}$ ) との間の結合減衰量 ( $LM$ ) は、下記 (1) 式で求めることができる。

【0003】

【数 1】

【0004】 いま、 $W \ll \lambda$  であれば、 $F(\lambda) = 1$  であるので、前記 (1) 式は、下記 (2) 式のように表される。

【0005】

【数 2】

できる。

【0006】

【数 3】

り曲げ部分と外部導体 1 とをネジ 53 によりネジ止め、あるいは図 24 (b) に示すように、肉厚の導電板 55 を用意し当該導電板 55 と外部導体 1 とをネジ 53 により直接ネジ止して、外部導体 1 に電気的・機械的に接続される。図 23 に示す導体板 55 を設けた場合の、同軸共振器 ( $R_n$ ) と同軸共振器 ( $R_{n+1}$ ) との間の磁気的結合係数 ( $M_{mi}$ ) は、下記 (4) で求めることができる。

【0008】

【数 4】

23に示す段間磁界結合調整素子を設けた場合には、同軸共振器 ( $R_n$ ) と同軸共振器 ( $R_{n+1}$ ) との間の磁氣的結合係数を、前記所定の結合窓の面積 ( $A_w$ ) に応じて適宜調整することができる。

#### 【0009】

【発明が解決しようとする課題】前記図23に示す1枚の導電板55は、その上辺、下辺および側辺が、外部導体1の上壁、下壁および側壁に電氣的・機械的に接続される。そのため、前記図23に示すBPFでは、以下のような問題点があった。

(1) 外部導体1と導電板55とを電氣的・機械的に接続する際に、外部導体1と導電板55とを精度良く接続する必要があるため、高精度の寸法精度の部品が要求され、結果的に、BPFのコストアップ要因となる。

【0010】(2) 外部導体1と導電板55との間の接触を保ちながら、導電板55を外部導体1に精度良く取り付ける必要があるため、BPFの組立工数が増加し、結果的に、BPFのコストアップ要因となる。

(3) BPFの組立後に、外部導体1と導電板55との間が非接触の場合、あるいは、高精度の寸法精度でない部品を使用する場合には、例えば、半田付け等により、外部導体1と導電板55との間の非接触の部分を接続する必要があり、結果的にBPFのコストアップ要因となる。そして、同軸共振器を用いたBPF以外に、例えば、容量装荷形共振器を用いたBPF、あるいは、誘電体共振器を用いたBPFでも同じような問題点があった。本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、複数の共振器で構成され、各共振素子間に結合調整板を介在させた帯域通過フィルタにおいて、外部導体と結合調整板との間の組立を簡略化し、帯域通過フィルタのコストを低減することが可能となる技術を提供することにある。

【0011】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

#### 【0012】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。即ち、本発明は、複数の共振器で構成される帯域通過フィルタであって、前記複数の共振器は、外部導体と、前記外部導体内に設けられる複数の共振素子により構成され、また、前記各共振素子間に設けられる一枚以上の結合調整板であって、それぞれ結合窓が形成された一枚以上の結合調整板とを備える帯域通過フィルタにおいて、前記結合調整板は、前記共振素子の軸方向と直交する方向の端部が、前記外部導体と非接触状態に取り付けられていることを特徴とする帯域通過フィルタ。また、本発明は、コの字状に配置される複数の共振器で構成される帯域通過フィルタであって、前記複数の共振器は、外部導体と、前記外部導体内に設けられ

る隔壁と、前記外部導体と前記隔壁との間の空間に設けられる複数の共振素子により構成され、また、前記各共振素子間に設けられる一枚以上の結合調整板であって、それぞれ結合窓が形成された一枚以上の結合調整板とを備える帯域通過フィルタにおいて、前記結合調整板は、前記共振素子の軸方向と直交する方向の端部が、前記外部導体および前記隔壁と非接触状態に取り付けられていることを特徴とする。また、本発明は、前記複数の共振器は、同軸共振器であることを特徴とする。また、本発明は、前記複数の共振器は、容量装荷形共振器であることを特徴とする。また、本発明は、前記複数の共振器は、TM01デルタモード誘電体共振器であることを特徴とする。また、本発明は、前記結合調整板の結合窓に、結合調整手段を設けたことを特徴とする。

#### 【0013】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0014】なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0015】[実施の形態1] 本発明の実施の形態1の帯域通過フィルタは、本発明を同軸共振器を用いた帯域通過フィルタ（以下、BPFと称する。）に適用した実施の形態である。図1は、本発明の実施の形態1のBPFの上面の概略構成を示す上平面図であり、図2、図3、図4は、本実施の形態のBPFの概略構成を示す要部断面図である。なお、図2は、図1に示すA-A'線で切断した要部断面図、図3は、図2に示すB-B'線で切断した要部断面図、図4は、図2に示すC-C'線で切断した要部断面図である。図1ないし図4において、1は外部導体、2は入力（または出力）端子、3は出力（または入力）端子、4は入力（または出力）結合ループ、5は出力（または入力）結合ループ、9a~9c、59a、59bはロックナイト、10a~10cは $\lambda/4$ 同軸共振器、11a~11cは駆動螺子、12a~12cは共振周波数の調整素子、13a~13cは内部導体、55a、55bは導電板、56a、56bは導電板（55a、55b）に形成された結合窓、57は隙間、58a、58bは結合調整ネジである。

【0016】本実施の形態のBPFでは、外部導体1内に内部導体（13a~13c）が内蔵され、この内部導体（13a~13c）と対向するように、調整素子（12a~12c）が設けられる。この調整素子（12a~12c）は、駆動螺子（11a~11c）に取り付けられ、駆動螺子（11a~11c）はロックナイト（9a~9c）により、外部導体1に取り付けられている。なお、この内部導体（13a~13c）と、調整素子（12a~12c）とが、本発明の共振素子を構成する。また、入力（または出力）端子2、および出力（または入力）端子3は、それぞれ、例えば、同軸接栓より成り、

各同軸接栓を形成する外部導体を、共振器を構成する外部導体 1 に接続してある。なお、本実施の形態の BPF において、入出力結合回路は、容量結合、あるいは磁気結合（ループ）でもよいが、本実施の形態では、磁気結合の場合について説明する。

【0017】本実施の形態の BPF では、各同軸共振器（10a～10c）間が磁気結合回路で主結合されるとともに、各同軸共振器（10a～10c）間に調整結合板である導電板（55a, 55b）が設けられている。そして、本実施の形態の BPF では、図 4 に示すように、導電板（55a, 55b）は、外部導体 1 の上壁および下壁に電氣的・機械的に接続されるが、外部導体 1 の側壁とは非接触状態とされる。即ち、外部導体 1 と、導電板（55a, 55b）における内部導体（13a～13c）の軸方向と直交する方向の端部（側辺）との間に隙間 57 を設けて、導電板（55a, 55b）が外部導体 1 に取り付けられる。なお、隙間 57 の大きさは、0.5mm 以上 30mm 以下が望ましい。

【0018】図 5 は、同軸共振器の電磁界モードを説明するための図であり、同図（a）は共振素子の軸方向に直交する方向の断面の電磁界モードを、また、同図

（b）は共振素子の軸方向の断面の電磁界モードを表している。同図において、1 は外部導体、13 は内部導体であり、また、実線（E）は電界の向きを、破線（H）は磁界の向きを、実線（I）は電流の向きを表している。この図 5 から分かるように、同軸共振器の共振素子（即ち、内部導体 13）の円周方向には電界が発生しないので、同軸共振器の共振素子の円周方向に流れる電流は存在しない。したがって、外部導体 1 と、導電板（55a, 55b）における内部導体（13a～13c）の軸方向と直交する方向の端部（側辺）との間に隙間 57 があっても、同軸共振器内を流れる電流が変化することがなく、同軸共振器の無負荷  $Q$ （ $Q_u$ ）の低下や、電氣的特性の劣化が生じることがない。なお、結合調整ネジ（58a, 58b）の挿入長を長くすることにより、BPF の負荷  $Q$ （ $Q_L$ ）を低い方向に調整できるので、本実施の形態の BPF においては、導電板（55a, 55b）に形成される結合窓（56a, 56b）の面積を、予め、設計値より少し小さめ（負荷  $Q$ （ $Q_L$ ）が高い方向）に形成しておき、結合調整ネジ（58a, 58b）の挿入長を調整することにより、要求される負荷  $Q$ （ $Q_L$ ）に調整することができる。

【0019】本実施の形態の BPF の等化回路は、図 6（a）あるいは図 6（b）で表すことができる。同図において、RS1 は、同軸共振器 10a の共振回路、RS2 は、同軸共振器 10b の共振回路、RS3 は、同軸共振器 10c の共振回路である。また、M01 は、入力（または出力）結合ループ 4 による磁気結合回路、M34 は、出力（または入力）結合ループ 5 による磁気結合回路、M12, M23 は、導電板（55a, 55b）および結合調

整ネジ（58a, 58b）による磁気結合回路である。

【0020】このように、本実施の形態の BPF では、導電板（55a, 55b）における内部導体（13a～13c）の軸方向と直交する方向の寸法を、外部導体 1 における内部導体（13a～13c）の軸方向と直交する方向の寸法より小さくできるので、導電板（55a, 55b）の寸法精度を、内部導体（13a～13c）の軸方向のみ高精度とすればよく、導電板（55a, 55b）のコストを低減することが可能となる。また、本実施の形態の BPF においては、外部導体 1 と導電板 55 との間で、内部導体（13a～13c）の軸方向のみ接触を保ちながら、導電板 55 を外部導体 1 に取り付ければよいので、BPF の組立工数を低減でき、製造コストを低減することが可能となる。さらに、接触部が少なくなるので、BPF の信頼性を向上させることが可能となる。

【0021】【実施の形態 2】本発明の実施の形態 2 の帯域通過フィルタは、本発明を容量装荷形共振器を用いた帯域通過フィルタに適用した実施の形態である。図 7 は、本発明の実施の形態 2 の BPF の上面の概略構成を示す上平面図であり、図 8、図 9、図 10 は、本実施の形態の BPF の概略構成を示す要部断面図である。なお、図 8 は、図 7 に示す A-A' 線で切断した要部断面図、図 9 は、図 8 に示す B-B' 線で切断した要部断面図、図 10 は、図 13 に示す C-C' 線で切断した要部断面図である。図 7 ないし図 10 において、20a～20c は容量装荷形共振器、21a～21c は下端側固定電極、22a～22c は可動電極であり、それ以外の符号は前記図 1 ないし図 4 と同じである。

【0022】本実施の形態の BPF では、下端側固定電極（21a～21c）は、下端部が、外部導体 1 の下壁に固定され、上端部は適当な間隔を隔てて外部導体 1 の上壁と対向している。可動電極（22a～22c）は、外周面に螺子を刻んだ円柱状または円筒状導体（例えば、銅、銀）より成り、下端側固定電極（21a～21c）に対して同軸状に、また、外部導体 1 の上壁に設けられた螺子孔に螺合させて取り付けられる。この可動電極（22a～22c）は、正方向または逆方向に回転させて、前進または後退させることによって、下端側固定電極（21a～21c）内への挿入長が変化できるように形成されている。なお、この下端側固定電極（21a～21c）と、可動電極（22a～22c）とが、本発明の共振素子を構成する。また、本実施の形態の BPF において、入出力結合回路は、容量結合、あるいは磁気結合（ループ）でもよい。本実施の形態の BPF においても、図 10 に示すように、導電板（55a, 55b）は、外部導体 1 の上壁および下壁に電氣的・機械的に接続されるが、外部導体 1 の側壁とは非接触状態、即ち、外部導体 1 と、導電板（55a, 55b）における下端側固定電極（21a～21c）（または可動電極（22

a~22c)の軸方向と直交する方向の端部(側辺)との間に隙間57を設けて、導電板(55a, 55b)が外部導体1に取り付けられる。

【0023】図11は、容量装荷形共振器の電磁界モードを説明するための図であり、同図(a)は共振素子の軸方向に直交する方向の断面の電磁界モードを、また、同図(b)は共振素子の軸方向の断面の電磁界モードを表している。同図において、1は外部導体、21は下端側固定電極、22は可動電極であり、また、実線(E)は電界の向きを、破線(H)は磁界の向きを、実線

(I)は電流の向きを表している。この図11から分かるように、容量装荷形共振器の共振素子(即ち、下端側固定電極21、または可動電極22)の円周方向には電界が発生しないので、容量装荷形共振器の共振素子の円周方向に流れる電流は存在しない。したがって、外部導体1と、導電板(55a, 55b)における内部導体

(13a~13c)の軸方向と直交する方向の端部(側辺)との間に隙間57があっても、容量装荷形共振器内を流れる電流が変化することがなく、容量装荷形共振器の無負荷Q(Q<sub>u</sub>)の低下や、電気的特性の劣化が生じることがない。そのため、本実施の形態のBPFにおいても、導電板(55a, 55b)のコストを低減でき、また、BPFの組立工数を低減でき、製造コストを低減することが可能となる。さらに、BPFの信頼性を向上させることが可能となる。なお、本実施の形態のBPFにおいても、導電板(55a, 55b)に形成される結合窓(56a, 56b)の面積を、予め、設計値より少し小さめ(負荷Q(QL)が高い方向)に形成しておき、結合調整ネジ(58a, 58b)の挿入長を調整することにより、要求される負荷Q(QL)に調整することができ、また、本実施の形態のBPFの等化回路は、前記図6と同じである。

【0024】[実施の形態3] 本発明の実施の形態3の帯域通過フィルタは、本発明をTM01デルタモード誘電体共振器同軸共振器を用いた帯域通過フィルタに適用した実施の形態である。図12は、本発明の実施の形態3のBPFの上面の概略構成を示す上平面図であり、図13、図14、図15は、本実施の形態のBPFの概略構成を示す要部断面図である。なお、図13は、図12に示すA-A'線で切断した要部断面図、図14は、図13に示すB-B'線で切断した要部断面図、図15は、図13に示すC-C'線で切断した要部断面図である。図12ないし図15において、30a~30cはTM01デルタモード誘電体共振器、31a~31cは誘電体共振素子、32a~32cは共振周波数の調整ネジ、39a~39cはロックナットであり、その他の符号は、図1ないし図4と同じである。

【0025】本実施の形態のBPFにおいて、TM01デルタモード誘電体共振器(30a~30c)を構成する誘電体共振素子(31a~31c)は、例えば、セラ

ミック等の比較的誘電率の高い誘電体よりなり、この誘電体共振素子(31a~31c)は、適当な接着剤を使用する等の手法により、外部導体1の上壁と下壁との間に内装される。なお、この誘電体共振素子(31a~31c)と、共振周波数の調整ネジ(32a~32c)とが、本発明の共振素子を構成する。本実施の形態のBPFにおいても、図15に示すように、導電板(55a, 55b)は、外部導体1の上壁および下壁に電氣的・機械的に接続されるが、外部導体1の側壁とは非接触状態、即ち、外部導体1と、導電板(55a, 55b)における誘電体共振素子(31a~31c)の軸方向と直交する方向の端部(側辺)との間に隙間57を設けて、導電板(55a, 55b)が外部導体1に取り付けられる。

【0026】図16は、TM01デルタモード誘電体共振器の電磁界モードを説明するための図であり、同図(a)は共振素子の軸方向に直交する方向の断面の電磁界モードを、また、同図(b)は共振素子の軸方向の断面の電磁界モードを表している。同図において、1は外部導体、31は誘電体共振素子であり、また、実線(E)は電界の向きを、破線(H)は磁界の向きを、実線(I)は電流の向きを表している。この図16から分かるように、TM01デルタモード誘電体共振器の誘電体共振素子31の円周方向には電界が発生しないので、TM01デルタモード誘電体共振器の誘電体共振素子31の円周方向に流れる電流は存在しない。したがって、本実施の形態のBPFにおいても、導電板(55a, 55b)のコストを低減することができ、また、BPFの組立工数を低減でき、製造コストを低減することが可能となり、さらに、BPFの信頼性を向上させることが可能となる。なお、本実施の形態のBPFにおいても、導電板(55a, 55b)に形成される結合窓(56a, 56b)の面積を、予め、設計値より少し小さめ(負荷Q(QL)が高い方向)に形成しておき、結合調整ネジ(58a, 58b)の挿入長を調整することにより、要求される負荷Q(QL)に調整することができ、また、本実施の形態のBPFの等化回路は、前記図6と同じである。

【0027】[実施の形態4] 図17、図18、図19は、本発明の実施の形態4のBPFの概略構成を示す要部断面図である。なお、図18(a)は、図17に示すA-A'線で切断した要部断面図、図18(b)は、図17に示すB-B'線で切断した要部断面図、図18(c)は、図13に示すC-C'線で切断した要部断面図、図19は、図17に示すD-D'線で切断した要部断面図である。図17、図18、図19において、6は隔壁、9a~9c, 9f~9h, 59a, 59gはロックナット、10a~10hはλ/4同軸共振器、11a~11c, 11f~11hは駆動螺子、12a~12c, 12f~12hは共振周波数の調整素子、13a~

13hは内部導体、55a~55gは導電板、56a~56gは導電板(55a~55g)に形成された結合窓、57は隙間、58a、58gは結合調整ネジ、61、62は副結合回路を構成する容量素子、71は副結合回路を構成するU字形のループ素子であり、それ以外の符号は、図1ないし図4と同じである。

【0028】本実施の形態のBPFでは、同軸共振器(10a~10h)がコの字状に配置され、各同軸共振器(10a~10h)間が磁気結合回路で主結合されるとともに、各同軸共振器(10a~10h)間に導電板(55a~55g)が設けられている。また、図18(a)に示すように、同軸共振器(10c)と同軸共振器(10f)との間を容量素子61で副結合し、また、図18(b)に示すように、同軸共振器(10b)と同軸共振器(10g)との間をU字形のループ素子71で副結合し、さらに、図18(c)に示すように、同軸共振器(10a)と同軸共振器(10h)との間を容量素子62で副結合している。そして、本実施の形態のBPFでは、図19に示すように、導電板(55a~55g)は、外部導体1の上壁および下壁に電気的・機械的に接続されるが、外部導体1の側壁、および隔壁6とは非接触状態とされる。したがって、本実施の形態のBPFにおいても、導電板(55a~55g)のコストを低減することができ、また、BPFの組立工数を低減でき、製造コストを低減することができ、さらに、BPFの信頼性を向上させることが可能となる。

【0029】本実施の形態のBPFは、同軸共振器を用いた楕円関数形のBPFであるが、従来の同軸共振器を用いた楕円関数形のBPFでは、導電板(55a~55g)は、外部導体1の側壁、および隔壁6とも電気的・機械的に接続されている。そのため、従来の同軸共振器を用いた楕円関数形のBPFでは、外部導体1、隔壁6、および導電板(55a~55g)の間の接触を保ちながら、導電板(55a~55g)を外導体1に精度良く取り付けなければならず、BPFの組立工数が増加し、BPFのコストアップ要因となっていた。しかしながら、本実施の形態のBPFでは、導電板(55a~55g)は隔壁6と非接触状態とされており、そのため、BPFの組立工数を低減でき、製造コストを低減することができる。なお、本実施の形態において、同軸共振器に代えて、前記実施の形態2に示す容量装荷形共振器、あるいは、前記実施の形態3に示すTM01デルタモード誘電体共振器を使用できることは言うまでもない。

【0030】[実施の形態5] 図20、図21は、本発明の実施の形態5のBPFの概略構成を示す要部断面図である。なお、図21(a)は、図20に示すA-A'線で切断した要部断面図、図21(b)は、図20に示すB-B'線で切断した要部断面図、図21(c)は、図13に示すC-C'線で切断した要部断面図である。図20、図21において、72は副結合回路を構成する

S字形の結合ループであり、それ以外の符号は、前記図16、図17、図18と同じである。本実施の形態のBPFも、前記実施の形態4のBPFと同様、同軸共振器(10a~10h)がコの字状に配置され、各同軸共振器(10a~10h)間が磁気結合回路で主結合されるとともに、各同軸共振器(10a~10h)間に導電板(55a~55g)が設けられている。また、前記実施の形態4のBPFと同様、図21(a)に示すように、同軸共振器(10c)と同軸共振器(10f)との間を容量素子61で副結合している。しかしながら、本実施の形態のBPFは、遅延時間補償形のBPFであり、そのため、図21(b)に示すように、同軸共振器(10b)と同軸共振器(10g)との間をS字形のループ素子72で副結合し、さらに、図8(c)に示すように、同軸共振器(10a)と同軸共振器(10h)との間をU字形のループ素子71で副結合している。

【0031】そして、本実施の形態のBPFにおいても、前記図19に示すように、導電板(55a~55g)は、外部導体1の上壁および下壁に電気的・機械的に接続されるが、外部導体1の側壁、および隔壁6とは非接触状態とされる。したがって、本実施の形態のBPFにおいても、導電板(55a~55g)のコストを低減することができ、また、BPFの組立工数を低減でき、製造コストを低減することができ、さらに、BPFの信頼性を向上させることが可能となる。その上、本実施の形態のBPFにおいても、導電板(55a~55g)は隔壁6と非接触状態とされており、そのため、BPFの組立工数を低減でき、製造コストを低減することができる。なお、本実施の形態において、同軸共振器に代えて、前記実施の形態2に示す容量装荷形共振器、あるいは、前記実施の形態3に示すTM01デルタモード誘電体共振器を使用できることは言うまでもない。

【0032】以上、本発明者によってなされた発明を、前記実施の形態に基づき具体的に説明したが、本発明は、前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

#### 【0033】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0034】(1) 本発明によれば、結合調整板における共振素子の軸方向と直交する方向の寸法を、外部導体における共振素子の軸方向と直交する方向の寸法、あるいは、外部導体と隔壁との間の間隔より小さくできるので、寸法精度が低い結合調整板が使用でき、結合調整板のコストを低減することが可能となる。

(2) 本発明によれば、外部導体と結合調整板との間で、一方向のみ接触を保ちながら、外部導体に結合調整板を取り付ければよいので、帯域通過フィルタの組立工

数を低減でき、製造コストを低減することが可能となる。

(3) 本発明によれば、接触部が少なくなるので、帯域通過フィルタの信頼性を向上させることが可能となる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 の帯域通過フィルタの上面の概略構成を示す上平面図である。

【図 2】 本発明の実施の形態 1 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 3】 本発明の実施の形態 1 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 4】 本発明の実施の形態 1 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 5】 同軸共振器の電磁界モードを説明するための図である。

【図 6】 本発明の実施の形態 1 の帯域通過フィルタの等化回路を示す図である。

【図 7】 本発明の実施の形態 2 の帯域通過フィルタの上面の概略構成を示す上平面図である。

【図 8】 本発明の実施の形態 2 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 9】 本発明の実施の形態 2 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 10】 本発明の実施の形態 2 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 11】 容量装荷形共振器の電磁界モードを説明するための図である。

【図 12】 本発明の実施の形態 3 の帯域通過フィルタの上面の概略構成を示す上平面図である。

【図 13】 本発明の実施の形態 3 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 14】 本発明の実施の形態 3 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 15】 本発明の実施の形態 3 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 16】 誘電体共振器の電磁界モードを説明するための図である。

【図 17】 本発明の実施の形態 4 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 18】 本発明の実施の形態 4 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 19】 本発明の実施の形態 4 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 20】 本発明の実施の形態 5 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 21】 本発明の実施の形態 5 の帯域通過フィルタの概略構成を示す要部断面図である。

【図 22】 磁気結合回路で同軸共振器が多段に縦続接続されて構成される帯域通過フィルタにおける同軸共振器の磁気結合を説明するための図である。

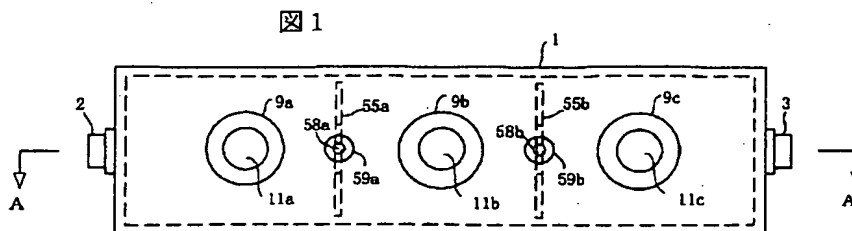
【図 23】 隣接する同軸共振器の間に設けられる導電板を説明するための図である。

【図 24】 図 23 に示す導電板の取り付け方法を説明するための図である。

【符号の説明】

1…外部導体、2…入力（または出力）端子、3…出力（または入力）端子、4…入力（または出力）結合ループ、5…出力（または入力）結合ループ、6…隔壁、9a～9h、9f～9h、39a～39c、59a、59b、59g…ロックナイト、10a～10h… $\lambda/4$ 同軸共振器、11a～11c、11f～11h…駆動螺子、12a～12c、12f～12h…共振周波数の調整素子、13、13a～13h…内部導体、20a～20c…容量装荷形共振器、21、21a～21c…下端側固定電極、22、22a～22c…可動電極、30a～30c…TM01デルタモード誘電体共振器、31、31a～31c…誘電体共振素子、32a～32c…共振周波数の調整ネジ、55a～55g…導電板、56a～56g…結合窓、57…隙間、58a、58b、58g…結合調整ネジ、61、62…副結合回路を構成する容量素子、71…副結合回路を構成するU字形のループ素子、72…副結合回路を構成するS字形のループ素子。

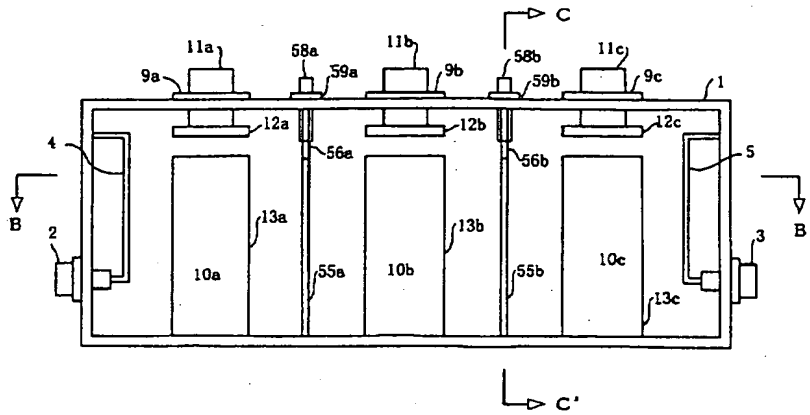
【図 1】





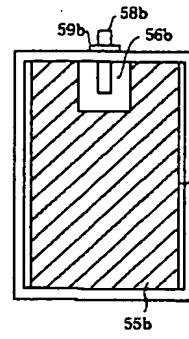
【図 2】

図 2



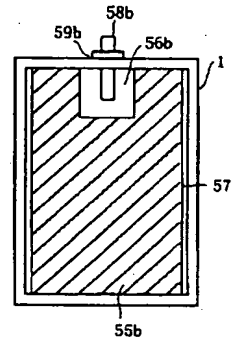
【図 4】

図 4



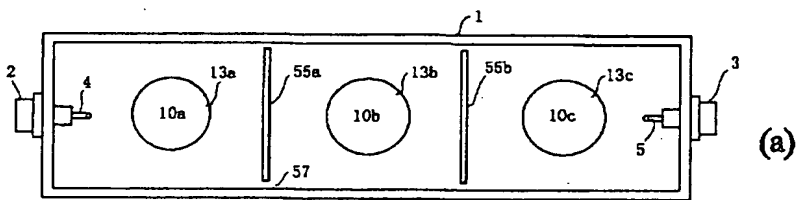
【図 10】

図 10



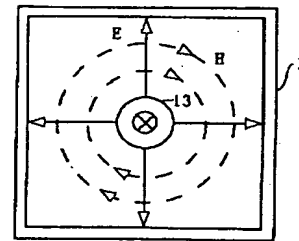
【図 3】

図 3



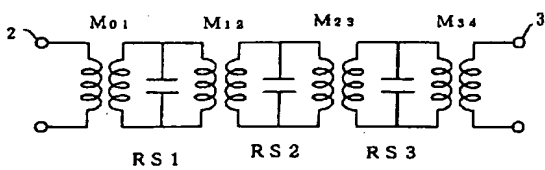
【図 5】

図 5

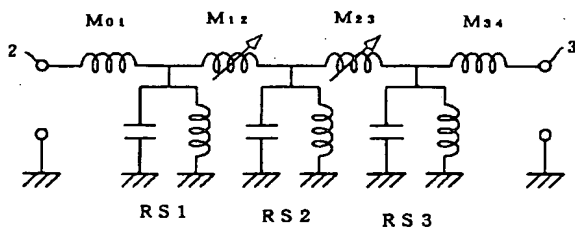


【図 6】

図 6

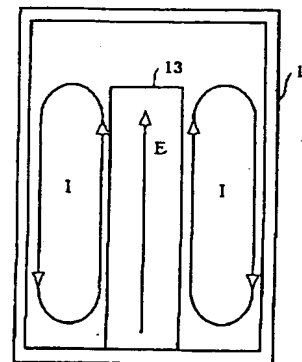


(a)



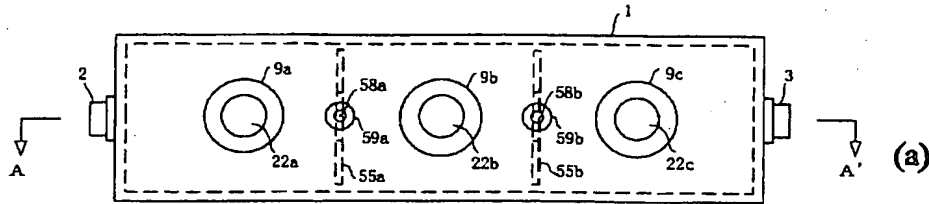
(b)

(b)



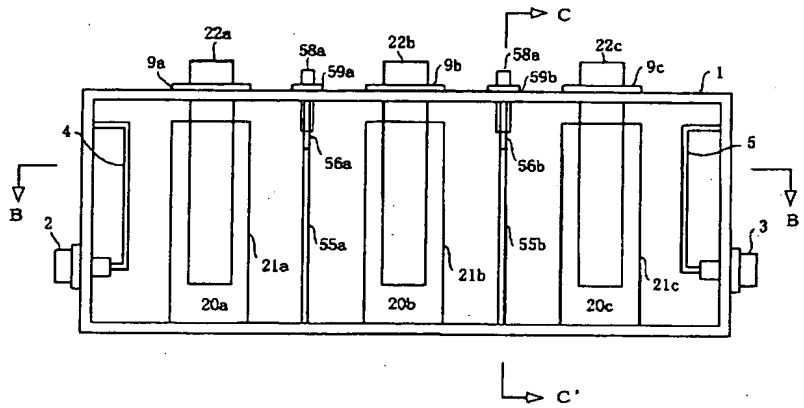
【図7】

図7



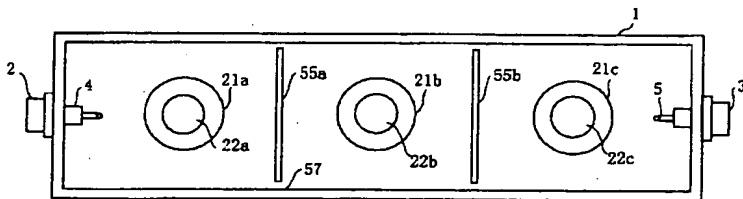
【図8】

図8



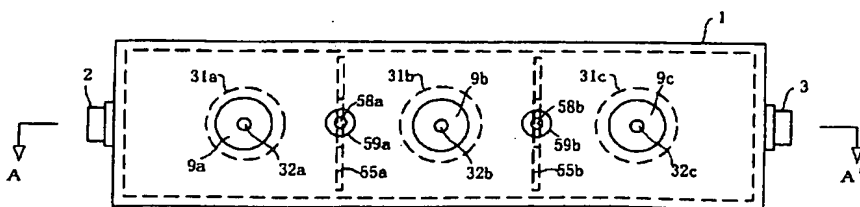
【図9】

図9



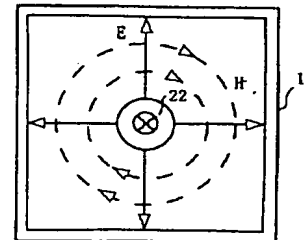
【図12】

図12

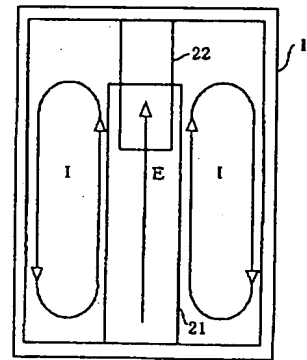


【図11】

図11

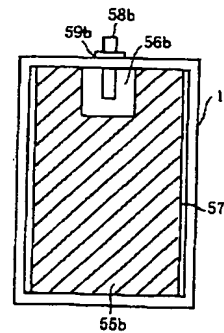


(b)



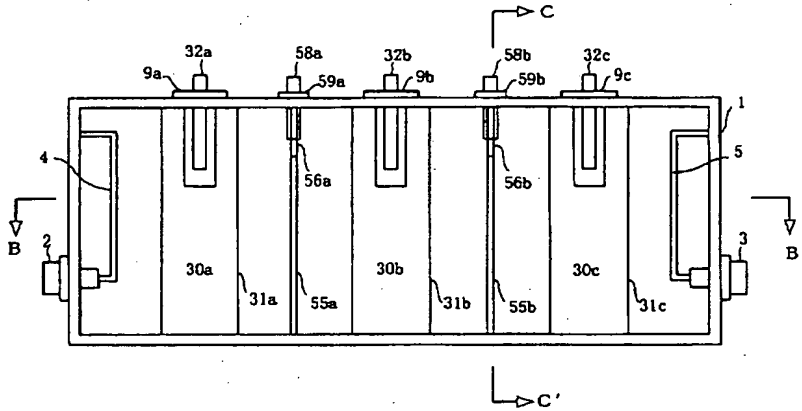
【図15】

図15



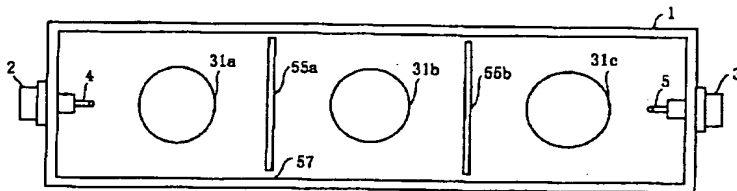
【図13】

図13



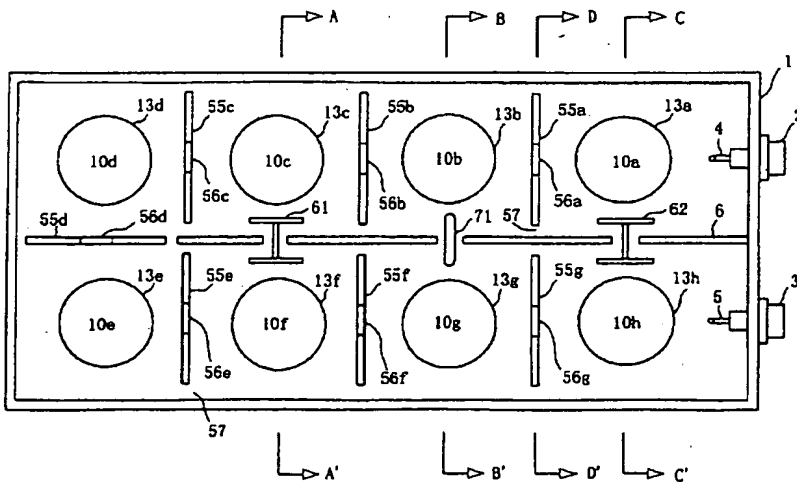
【図14】

図14



【図17】

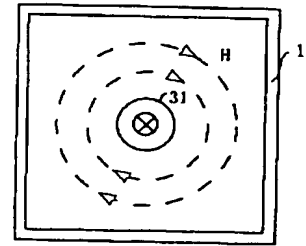
図17



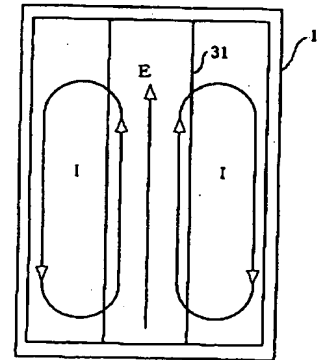
【図16】

図16

(a)

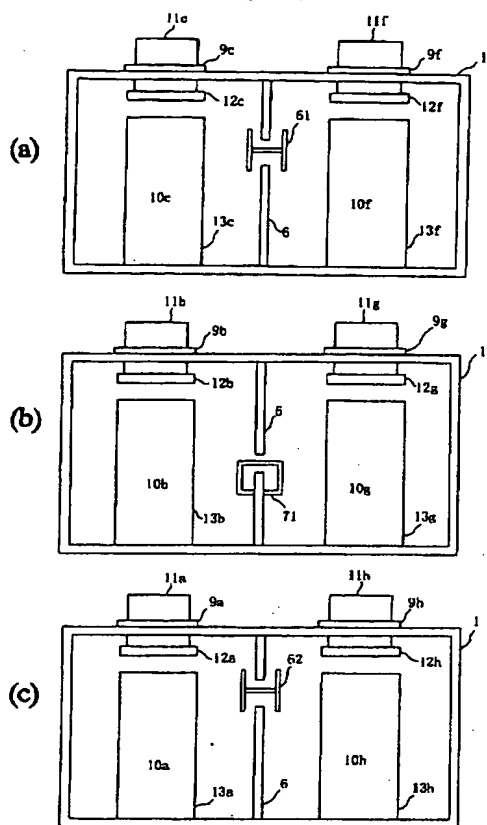


(b)



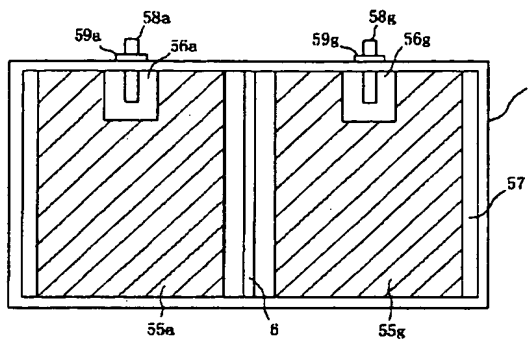
【図 18】

図 18



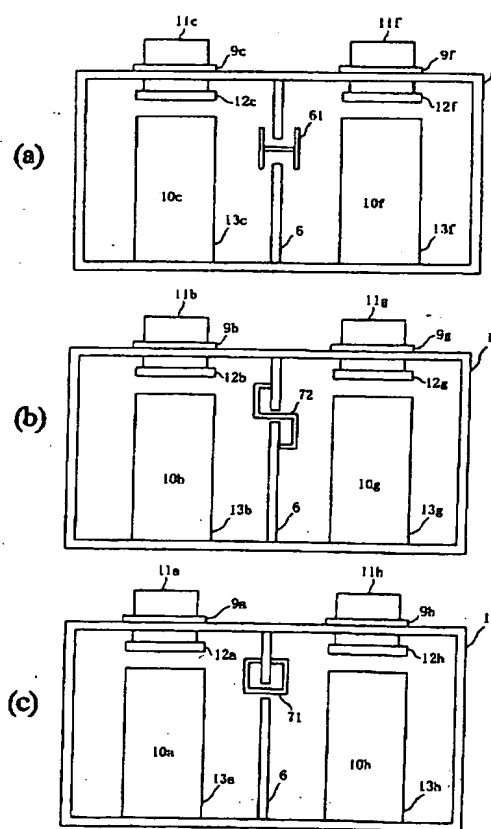
【図 19】

図 19



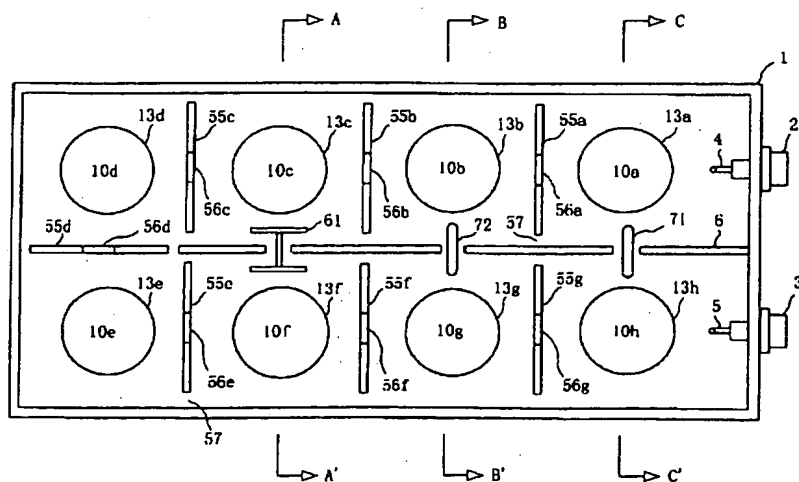
【図 21】

図 21



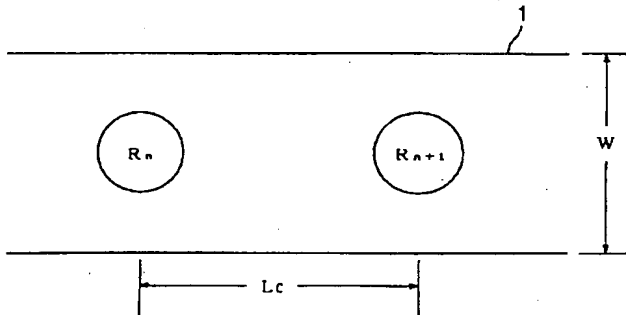
【図 20】

図 20



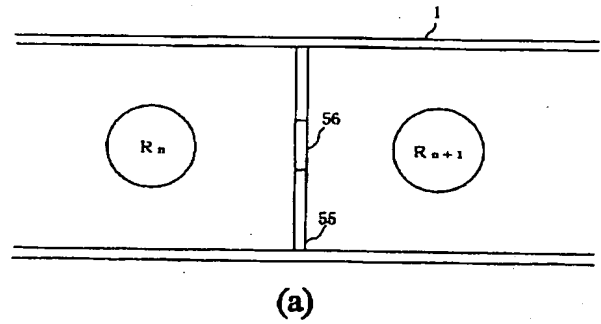
【図22】

図22



【図23】

図23



【図24】

図24

